

# PRIOR ART ABSTRACTS OF JAPAN

(11)Publication number : 10-214921

(43)Date of publication of application : 11.08.1998

(51)Int.Cl.

H01L 23/12

H01L 21/50

H01L 21/52

H01L 23/50

(21)Application number : 10-012342

(71)Applicant : LG SEMICON CO LTD

(22)Date of filing : 26.01.1998

(72)Inventor : KIM JIN SUNG  
YON TAE KWON  
KUAN SUN CHOI

(30)Priority

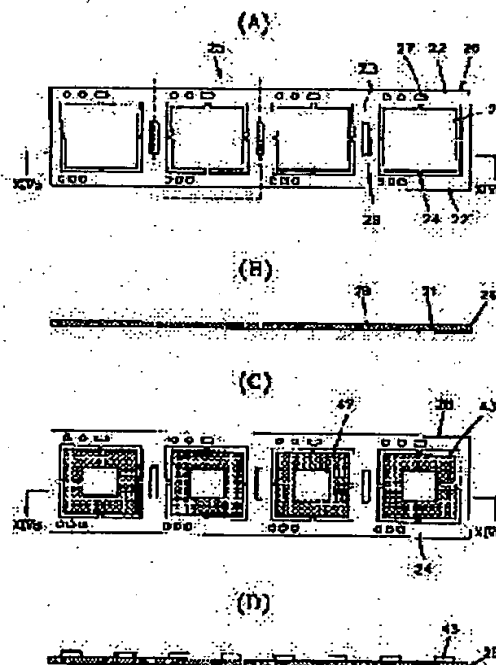
Priority number : 97 9702153 Priority date : 25.01.1997 Priority country : KR

## (54) MEMBER FOR BALL GRID ARRAY SEMICONDUCTOR PACKAGE, ITS MANUFACTURE, AND MANUFACTURE OF BALL GRID ARRAY SEMICONDUCTOR PACKAGE

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a member for BGA semiconductor package which can be manufactured through a packaging process using ordinary manufacturing facilities, can be reduced in manufacturing cost, and can be improved in productivity by making the progress speed of the packaging process faster and a method for manufacturing a BGA semiconductor package utilizing the member.

**SOLUTION:** A member for BGA semiconductor package is provided with a carrier frame having a plurality of platy saddles 21, side rails 22 and 22', and connecting sections 23 and substrates 43 which are bonded to each paddle 21 and have main bodies in which multilayered circuits are buried and through holes 42 at central parts. By utilizing this member for BGA semiconductor package, a BGA semiconductor package is manufactured by bonding semiconductor chips to the inside paddles 21 of the through holes 42 and electrically connecting the chips to the multilayered circuits through wires, and then, molding the semiconductor chips and wires.



(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

第2958692号

(45)発行日 平成11年(1999)10月6日

(24)登録日 平成11年(1999)7月30日

(51)Int.Cl.<sup>4</sup>  
H 0 1 L 23/12  
21/50  
21/52  
23/50

識別記号

F I  
H 0 1 L 23/12  
21/50  
21/52  
23/50  
L  
B  
C  
K

請求項の数32(全 16 頁)

(21)出願番号 特願平10-12342  
(22)出願日 平成10年(1998)1月26日  
(65)公開番号 特開平10-214921  
(43)公開日 平成10年(1998)8月11日  
審査請求日 平成10年(1998)1月26日  
(31)優先権主張番号 2 1 5 3 / 1 9 9 7  
(32)優先日 1997年1月25日  
(33)優先権主張国 韓国 (K R)

(73)特許権者 596034274  
エルジー セミコン カンパニー リミ  
テッド  
大韓民国、チューンチェオンブクド、  
チェオンジュ、フンダクグ、ヒヤング  
ジェオンードン、1  
(72)発明者 ジン スン キム  
大韓民国、チューンチェオンブクド、  
チェオンジュ、サンダンク、サチュ  
ンードン、231  
(72)発明者 ヨン タエ クウォン  
大韓民国、ダエク、ススンク、ブム  
ドン、15  
(74)代理人 弁理士 笹島 富二雄 (外1名)

審査官 國方、康伸

最終頁に続く

(54)【発明の名称】 ボールグリッドアレイ半導体パッケージ用部材、その製造方法、及びボールグリッドアレイ半導体パッケージの製造方法

(57)【特許請求の範囲】

【請求項1】複数の板状パドル、これらのパドルを支持するサイドレール、及び前記複数のパドル間を連結する連結部、を有するキャリアフレームと、

複数の単位基板が連結バーにより連結され、各単位基板が、前記各パドル上に付着され、多層回路が形成された本体を有し、該本体の中央に貫通孔が形成された基板と、

を備えて構成されたことを特徴とするボールグリッドアレイ半導体パッケージ用部材。

【請求項2】前記キャリアフレームは、複数のパドルが一列に連結されたストリップ状キャリアフレームであることを特徴とする請求項1記載のボールグリッドアレイ半導体パッケージ用部材。

【請求項3】前記キャリアフレームは、複数のパドルが

一列に連結されたストリップ状キャリアフレームを複数有し、これらがパネル状に連結されたパネル状キャリアフレームであることを特徴とする請求項1記載のボールグリッドアレイ半導体パッケージ用部材。

【請求項4】前記基板は、複数の単位基板が連結バーにより一列に連結されたストリップ状基板であることを特徴とする請求項1記載のボールグリッドアレイ半導体パッケージ用部材。

【請求項5】前記基板は、複数の単位基板が連結バーによりパネル状に連結されたパネル状基板であることを特徴とする請求項1記載のボールグリッドアレイ半導体パッケージ用部材。

【請求項6】前記パネル状基板は、複数の単位基板が連結バーにより一列に連結されたストリップ状基板を複数有し、これらがパネル状に連結されたものであることを

特徴とする請求項6記載のボールグリッドアレイ半導体パッケージ用部材。

【請求項7】前記キャリアフレームは、パドルの所定部位に一つ以上の樹脂注入孔及び垂直ゲートを有することを特徴とする請求項1記載のボールグリッドアレイ半導体パッケージ用部材。

【請求項8】前記キャリアフレームは、銅合金、アルミニウム合金及びアロイ42中、いずれか一つを用いることを特徴とする請求項1記載のボールグリッドアレイ半導体パッケージ用部材。

【請求項9】前記パドルの上面又は下面に複数の凸凹部が形成されたことを特徴とする請求項1記載のボールグリッドアレイ半導体パッケージ用部材。

【請求項10】前記パドルの下面に複数の冷却ピンが付着されたことを特徴とする請求項1記載のボールグリッドアレイ半導体パッケージ用部材。

【請求項11】複数のパドル、これらのパドルを支持するサイドレール、及び前記複数のパドル間を連結する連結部、を有するキャリアフレームを形成する工程と、複数の単位基板が連結バーにより連結され、各単位基板が、多層回路が形成された本体を有し、該本体の中央に貫通孔が形成された基板を形成する工程と、前記キャリアフレームの各パドル上に前記基板の各単位基板を接着する工程と、を順次行うことを特徴とするボールグリッドアレイ半導体パッケージ用部材の製造方法。

【請求項12】前記キャリアフレームと前記基板とを接着する工程は、ラウティング又は金属加工されたシートタイプの接着剤を用いて接着することを特徴とする請求項11記載のボールグリッドアレイ半導体パッケージ用部材の製造方法。

【請求項13】前記キャリアフレームと前記基板とを接着する工程は、液状接着剤を用いてシルクスクリーンプリンティング又はディスペンシングを施して接着することを特徴とする請求項11記載のボールグリッドアレイ半導体パッケージ用部材の製造方法。

【請求項14】前記パドルの所定部位に一つ以上の樹脂注入孔及び垂直ゲートを形成することを特徴とする請求項11記載のボールグリッドアレイ半導体パッケージ用部材の製造方法。

【請求項15】前記キャリアフレームの形成工程は、複数のパドルが一列に連結されたストリップ状キャリアフレームを形成することを特徴とする請求項11記載のボールグリッドアレイ半導体パッケージ用部材の製造方法。

【請求項16】前記キャリアフレームの形成工程は、複数のパドルが一列に連結されたストリップ状キャリアフレームを複数有し、これらがパネル状に連結されたパネル状キャリアフレームを形成することを特徴とする請求項11記載のボールグリッドアレイ半導体パッケージ用

部材の製造方法。

【請求項17】前記基板の形成工程は、複数の単位基板が連結バーにより一列に連結されたストリップ状基板を形成することを特徴とする請求項11記載のボールグリッドアレイ半導体パッケージ用部材の製造方法。

【請求項18】前記基板の形成工程は、複数の単位基板が連結バーによりパネル状に連結されたパネル状基板を形成することを特徴とする請求項11記載のボールグリッドアレイ半導体パッケージ用部材の製造方法。

【請求項19】前記パドルの上面又は下面に複数の凸凹部を形成する工程を包含することを特徴とする請求項11記載のボールグリッドアレイ半導体パッケージ用部材の製造方法。

【請求項20】前記パドルの下面に複数の冷却ピンを付着する工程を包含することを特徴とする請求項11記載のボールグリッドアレイ半導体パッケージ用部材の製造方法。

【請求項21】複数のパドル、これらのパドルを支持するサイドレール、及び前記複数のパドル間を連結する連結部、を有するキャリアフレームを形成する工程と、複数の単位基板が連結バーにより連結され、各単位基板が、多層回路が形成された本体を有し、該本体の中央に貫通孔が形成された基板を形成する工程と、前記キャリアフレームの各パドル上に前記基板の各単位基板を接着する工程と、

前記貫通孔の内方側パドル上に半導体チップを付着する工程と、  
該半導体チップと前記多層回路とを導電体を用いて電気的に接続する工程と、前記半導体チップ及び導電体をモールドリングする工程と、  
を順次行うことを特徴とするボールグリッドアレイ半導体パッケージの製造方法。

【請求項22】前記モールドリング工程は、前記基板の上面に半導体チップ及び導電体を囲むようにダムを形成する工程と、前記ダム内方側にモールドリング部を形成する工程と、を包含することを特徴とする請求項21記載のボールグリッドアレイ半導体パッケージの製造方法。

【請求項23】前記モールドリング工程は、ポッティング方法を利用することを特徴とする請求項21記載のボールグリッドアレイ半導体パッケージの製造方法。

【請求項24】前記パドルの所定部位に一つ以上の樹脂注入孔及び垂直ゲートを形成することを特徴とする請求項21記載のボールグリッドアレイ半導体パッケージの製造方法。

【請求項25】前記モールドリング工程は、トランスファーマールドリング方法を利用することを特徴とする請求項24記載のボールグリッドアレイ半導体パッケージの製造方法。

【請求項26】前記キャリアフレームから各パドルを分

離するシングレーション工程を追加して行うことを特徴とする請求項2記載のボールグリッドアレイ半導体パッケージの製造方法。

【請求項27】前記キャリアフレームと前記基板とを接着する工程は、ラウティング又は金属加工されたシートタイプの接着剤を用いて接着することを特徴とする請求項2記載のボールグリッドアレイ半導体パッケージの製造方法。

【請求項28】前記キャリアフレームと前記基板とを接着する工程は、液状接着剤を用いてシルクスクリーンプリンティング又はディスペンシングを施して接着することを特徴とする請求項2記載のボールグリッドアレイ半導体パッケージの製造方法。

【請求項29】前記キャリアフレームの形成工程は、複数のパドルが一行に連結されたストリップ状キャリアフレームを形成することを特徴とする請求項2記載のボールグリッドアレイ半導体パッケージの製造方法。

【請求項30】前記キャリアフレームの形成工程は、複数のパドルが一行に連結されたストリップ状キャリアフレームを複数有し、これらがパネル状に連結されたパネル状キャリアフレームを形成することを特徴とする請求項2記載のボールグリッドアレイ半導体パッケージの製造方法。

【請求項31】前記基板の形成工程は、複数の単位基板が連結バーにより一行に連結されたストリップ状基板を形成することを特徴とする請求項2記載のボールグリッドアレイ半導体パッケージ用部材の製造方法。

【請求項32】前記基板の形成工程は、複数の単位基板が連結バーによりパネル状に連結されたパネル状基板を形成することを特徴とする請求項2記載のボールグリッドアレイ半導体パッケージの製造方法。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】本発明は、ボールグリッドアレイ (Ball Grid Array : 以下、BGAと称す) 半導体パッケージ用部材、その製造方法、及びBGA半導体パッケージの製造方法に係るもので、詳しくは、通常の半導体パッケージの製造設備を利用しながらも、生産性を向上するため、キャリアフレーム及び基板を用いて構成されたBGA半導体パッケージ用部材、その製造方法、及びBGA半導体パッケージ用部材を利用したBGA半導体パッケージの製造方法に関するものである。

##### 【0002】

【従来の技術】一般に、高集積化した多ピンパッケージの生産に対する研究が盛んに進行されているが、その代表的な例としては、基板 (Substrate) に複数のソルダボール (Solder Ball) を付着して、外部端子として利用するBGA半導体パッケージが紹介されている。即ち、前記BGA半導体パッケージにおいては、基板の下面に複数のソルダボールを付着し、炉内で加熱して、一

時に接着する方法を施してパッケージを製造するため、生産性を向上し、外部の衝撃から外部端子としてのソルダボールを保護し得るという利点がある。

【0003】以下、このような従来のBGA半導体パッケージ用基板及びこれを利用したBGA半導体パッケージの製造方法について、図13～図18を用いて説明する。まず、従来のBGA半導体パッケージ用部材として、半導体チップを受容するための基板を製造するが、該基板の製造方法を、図13 (A)～(F)を用いて説明する。

【0004】即ち、まず、図13 (A)に示したように、長方形アルミニウムパネル1の上下両面をアノダイジング (Anodizing) し、図13 (B)に示したように、前記アルミニウムパネル1の上面にクロムをスパッタリング (Sputtering) して、シード層 (Seed layer) 2を形成した後、該シード層2の上面にフォトレジスト (Photo resist) パターン3を形成し、次いで、図13 (C)に示したように、前記フォトレジストパターン3から露出された前記シード層2の上面の一部に、銅4、ニッケル5、金6を順次メッキして、銅4/ニッケル5/金6の三重層の配線 (多層回路) 4aを形成する。

【0005】その後、図13 (C)に示した前記フォトレジストパターン3をストリッピング (Stripping) して除去し、前記配線4aをマスクとして前記シード層2をエッチング (Etching) して、アルミニウムパネル1の上面所定部位を露出させ、ソルダマスク7を用いて前記配線4a及び前記露出されたアルミニウムパネル1の上面部位を部分的に塗布して、図13 (D)に示したように形成する。

【0006】次いで、図13 (E)に示したように、前記アルミニウムパネル1の上面中央に所定深さのチップキャビディ8を形成し、図13 (F)に示したように、前記アルミニウムパネル1を点線に沿ってカッター9により切断して (Dicing)、BGAパッケージ用単位基板10を形成する。そして、図14は、上述した従来のBGA半導体パッケージ用基板の製造工程をフローチャートにより示している。

【0007】このような工程により製造された基板10を用いて半導体パッケージを製造する方法を説明すると、次のようである。まず、複数のチップを一時にパッケージングするため、図15に示したように、ポート (Boat) 11を準備するが、該ポート11には、チップを受容するため、複数のチップ安着部12aが形成され、前記チップ安着部12aの中央部にチップが安着された後、揺動しないように固定するクリップ11aが形成され、前記ポート11の縁部には、パッケージング工程進行中、前記ポート11と半導体パッケージの製造設備との整合を行うための複数のアラインホール19が、形成されている。

【0008】その後、図16 (A) に示したように、図15に示したポート11のチップ安着部12aに、図13 (F) に示した基板10を載置し、前記クリップ11aにより固定させる。且つ、図16 (B) は、図16 (A) に示した基板10が安着されたポート11を矢印方向から眺めた正面図である。次いで、図17 (A) ~ (E) に示したような工程を行う。ここで、図17 (A) ~ (E) においては、一つの基板に、一つの半導体チップがパッケージングされるように図示されているが、前記ポート11上には、複数の基板10が載置されるため、複数の半導体チップと一緒にパッケージングされる。

【0009】即ち、前記ポート11は、個別に分離されている前記基板10を複数個受容して、複数の半導体チップを一時にパッケージングさせて、半導体素子製造の生産性を向上することができる。以下、従来のBGA半導体パッケージの製造方法について、図17を用いて詳細に説明する。

【0010】先ず、図17 (A) に示したように、基板10のチップキャビティ8の底面に各半導体チップ12を接着剤13により接着するダイボンディング (Die bonding) 工程を施し、図17 (B) に示したように、前記半導体チップ12上面の複数のチップパッド (図示されず) と、前記基板10に形成された配線 (多層回路) 4aとをそれぞれ金属ワイヤ (導電体) 14により連結するワイヤボンディング (Wire bonding) 工程を施し、図17 (C) に示したように、前記基板10の上面の半導体チップ12の外方側を囲むように、ディスペンサー15を用いて、粘度の高い液状封止剤により所定高さの複数のダム16を設置するダムフォーミング (Dam forming) 工程を施す。

【0011】その後、図17 (D) に示したように、前記ダム16の内方側にディスペンサー15'を用いて半導体チップ12及び金属ワイヤ14を囲むように、粘度の低い封止剤によりポッティングして封止部 (モルディング部) 17を形成するポッティング (Potting) 工程を施し、図17 (E) に示したように、前記基板10上面の配線4aと連結されるように、複数のソルダボール18を付着するソルダボールアタッチ (Solder ball attach) 工程を施した後、前記複数のソルダボール18を融着させるリフロー (Reflow) 工程を施し、このようなリフロー工程中で発生する残留フラックス (Flux) を除去するクリーニング (Cleaning) 工程を施す。

【0012】このような全ての工程を終了すると、前記ポート11から各基板10を分離するシングレーション (Singulation) 工程を施して、BGA半導体パッケージを完成していた。そして、図18は、上述した従来のBGA半導体パッケージの製造工程をフローチャートにより示している。

【0013】

【発明が解決しようとする課題】然るに、このような従来のBGA半導体パッケージの製造方法においては、次の①~④のような不都合な点があった。① 特殊に製造されたポート及び基板を用いるようになっていたため、リードフレームを用いる一般の半導体パッケージの製造設備には適用することができず、新たな設備費用により製造原価が上昇するという不都合な点があった。

【0014】② クリップ11aが形成されたポート11の上面に、手作業により基板10を載置して、該基板10をポート11に設置した後にも、アセンブリ工程進行時に、ポート11から基板10が離脱することを防止するため、工程進行速度を低下する必要があるため、生産性が低下するという不都合な点があった。③ CPUのような高電力のデバイスに適用するためには、熱放出を行うため、ヒートシンク (Heat sink) をパッケージの裏面に付着するため、全体的なパッケージの厚さが3mm以上になるため、薄、小型化に限界があるという不都合な点があった。

【0015】④ 熱放出を向上するため、貫通孔 (Cavity down) を形成するため、低価のトランスファーモールド工程を施すことができず、ディスペンサーによる高価な液状封止剤を用いるしかないという不都合な点があった。そこで、本発明は、このような従来の課題に鑑みてなされたもので、通常の製造設備を用いてパッケージング工程を行い、製造原価を低減し、工程の進行速度を迅速化して、生産性を向上し得るBGA半導体パッケージ用部材、その製造方法、及びBGA半導体パッケージ用部材を利用したBGA半導体パッケージの製造方法を提供することを目的とする。

【0016】

【課題を解決するための手段】このような目的を達成するため、本発明に係るBGA半導体パッケージ用部材においては、複数の板状パドル、これらのパドルを支持するサイドレール、及び前記複数のパドル間を連結する連結部、を有するキャリアフレームと、複数の単位基板が連結バーにより連結され、各単位基板が、前記各パドル上に付着され、多層回路が形成された本体を有し、該本体の中央に貫通孔が形成された基板と、を備えて構成されている。

【0017】ここで、前記キャリアフレームは、複数のパドルが一列に連結されたストリップ状キャリアフレームであるか、該ストリップ状キャリアフレームを複数有し、これらがパネル状に連結されたパネル状キャリアフレームである。又、前記基板は、複数の単位基板が連結バーにより一列に連結されたストリップ状基板であるか、複数の単位基板が連結バーによりパネル状に連結されたパネル状基板 (詳しくは、複数の単位基板が連結バーにより一列に連結されたストリップ状基板を複数有し、これらがパネル状に連結されたパネル状基板) である。

【0018】又、前記キャリアフレームは、パドルの所定部位に一つ以上の樹脂注入孔及び垂直ゲートを有するようにしてもよい。又、前記キャリアフレームは、銅合金、アルミニウム合金及びアロイ42中、いずれか一つを用いて形成するとよい。又、前記パドルの上面又は下面に複数の凸凹部を形成したり、前記パドルの下面に複数の冷却ピンを付着するとよい。

【0019】そして、このようなBGA半導体パッケージ用部材の製造方法においては、複数のパドル、これらのパドルを支持するサイドレール、及び前記複数のパドル間を連結する連結部、を有するキャリアフレームを形成する工程と、複数の単位基板が連結バーにより連結され、各単位基板が、多層回路が形成された本体を有し、該本体の中央に貫通孔が形成された基板を形成する工程と、前記キャリアフレームの各パドル上に前記基板の各単位基板を接着する工程と、を順次行うようになっている。

【0020】ここで、前記キャリアフレームと前記基板とを接着する工程では、ラウティング又は金属加工されたシートタイプの接着剤を用いて接着するか、液状接着剤を用いてシルクスクリーンプリンティング又はディスペンシングを施して接着するとよい。そして、このようなBGA半導体パッケージ用部材を利用したBGA半導体パッケージの製造方法においては、複数のパドル、これらのパドルを支持するサイドレール、及び前記複数のパドル間を連結する連結部、を有するキャリアフレームを形成する工程と、複数の単位基板が連結バーにより連結され、各単位基板が、多層回路が形成された本体を有し、該本体の中央に貫通孔が形成された基板を形成する工程と、前記キャリアフレームの各パドル上に前記基板の各単位基板を接着する工程と、前記貫通孔の内方側パドル上に半導体チップを付着する工程と、該半導体チップと前記多層回路とを導電体を用いて電氣的に接続する工程と、前記半導体チップ及び導電体をモールドイングする工程と、を順次行うようになっている。

【0021】ここで、前記モールドイング工程は、前記基板の上面に半導体チップ及び導電体を囲むようにダムを形成する工程と、前記ダム内方側にモールドイング部を形成する工程と、を包含する。又、モールドイングに際しては、ポッティング方法を利用するか、前記パドルの所定部位に一つ以上の樹脂注入孔及び垂直ゲートを形成することを前提として、トランスファーモールドイング方法を利用する。

【0022】又、ストリップ状若しくはパネル構造の場合、前記キャリアフレームから各パドル間を分離するシングレーション工程を追加して行う。

【0023】

【発明の実施の形態】以下、本発明の実施の形態について、図面を用いて詳細に説明する。即ち、本発明に係るキャリアフレーム及び基板とこれらを利用したBGA半

導体パッケージ用部材、及びその製造方法、並びに、BGA半導体パッケージ用部材を利用したBGA半導体パッケージの製造方法について、説明する。

【0024】先ず、図1(A)は、本発明に係るキャリアフレームの実施形態を示した平面図で、図示したように、ダイパドル(Die Paddle)及びヒートシンク(Heatsink)の役割を行う複数の板状パドル21が中央に形成され、自動化工程を行うため、該パドル21の前後方側に所定距離を置いて形成されたサイドレール22、22'(Side rail)と、前記パドル21の左右両方側に形成された連結部23と、前記サイドレール22、22'及び連結部23と前記パドル21とをそれぞれ連結しているタイバー24と、を備えて構成された単位キャリアフレーム25が、前記連結部23により複数個連結されたストリップ状キャリアフレーム26にて形成されている。

【0025】そして、前記サイドレール22、22'上には、工程進行時、設備によりキャリアフレーム26の位置を認識するため、複数個の認識ホール(Index hole)27が所定間隔毎に離隔して形成され、前記連結部23上には、切断を容易に行うように切断孔28がそれぞれ形成されている。且つ、前記キャリアフレーム26の左右両端部に位置する連結部23上には、基板を接合するとき、正確なアライン工程を施すためのアラインホール(Alignhole)29が形成されている。

【0026】図1(B)は、本発明に係るキャリアフレームの実施形態として、複数の前記ストリップ状キャリアフレーム26をパネルフレーム31内にて連続的に連結して構成したパネル状キャリアフレーム30を示した平面図で、図示したように、パネル状キャリアフレーム30の縁部(パネルフレーム31)には、基板の接合時に、アライン工程を施すため、複数のパネルアラインホール32が形成されている。

【0027】又、キャリアフレーム26、30の厚さは、0.5mm以下に形成し、その形成材質としては、銅合金、アルミニウム合金、アロイ42などの高熱伝導性物質を用いることが望ましい。図2は、本発明に係るキャリアフレームの変形例を示した平面図で、図示したように、キャリアフレームの基本的な構造は、図1(A)に示したキャリアフレームと同様であるが、モールドイング工程時、液状封止剤の費用を低減するため、前記パドル21の所定部位に樹脂注入孔33を形成し、図中、点線部分のような垂直ゲート34を通してトランスファーモールドイングを行うように形成されている。

【0028】図3は、前記したようなトランスファーモールドイングを行うため、金型35の内方側に、本発明に係るキャリアフレームの変形例を利用したBGA半導体パッケージ36が位置された状態を示した断面図である。図4(A)は、図1(A)に示したパドル21の変形例を示した平面図であり、図4(B)は、図4(A)

のXb-Xb線縦断面図であって、図示したように、前記パドル21の上面にハーフエッチング(Half etching)、又は、V型エッチングにより複数の凸凹部37が形成され、該パドル21の表面積が拡張されている。このとき、前記凸凹部37は、前記キャリアフレームの厚さの最大0.7倍以下の直径を有する。そして、前記凸凹部37は、前記キャリアフレーム及び後述する基板間の接着信頼性を向上することができる。

【0029】図5(A)は、図1(A)に示したパドル21の他の変形例を示した平面図であり、図5(B)は、図5(A)のXIb-XIb線縦断面図であって、図示したように、熱放出の効果を向上するため、前記パドル21の下面にハーフエッチング又はV型エッチングにより複数の凸凹部37'が形成され、外部に露出されるパドル21の表面積が拡張されている。このとき、前記凸凹部37'は、前記キャリアフレームの厚さの最大0.7倍以下の直径を有する。そして、前記凸凹部37'は、熱放出の効率を向上し、後述する基板とキャリアフレームとの接着性を向上することができる。

【0030】図6(A)は、図1(A)に示したパドル21の更に他の変形例を示した平面図であり、図6(B)は、図6(A)のXIb-XIb線縦断面図であって、図示したように、熱放出の効果を向上するため、前記キャリアフレームの下面に高熱伝導性接着剤により複数の冷却ピン38が接着されている。このような構造は、CPUのような高電力のデバイスに適用することができる。このとき、前記キャリアフレームの上下面に化学蒸着方法(Chemical Vapor Deposition)を施して、高熱伝導性の人造ダイヤモンド(図示されず)を最大0.5mmの厚さ以内でコーティングすることもできる。

【0031】図7(A)は、本発明に係る基板の実施形態を示した平面図で、単位基板43の長方形本体41の左右両端部に連結バー(Connection bar)44を連結し、該連結バー44により、複数の単位基板43が一列に連結されたストリップ状基板45を図示したものである。単位基板43は、長方形本体41と、該本体41の中央部に半導体チップが受容されるほどの大きさに形成された貫通孔42と、を備えて構成されている。且つ、前記本体41の上面には、配線(多層回路; 図示されず)が埋設されているが、これは、図16(A)～

(D)に示された方法と同様な方法により形成される。

【0032】このとき、単位基板43の製造方法は、従来の基板10の製造方法と類似している。即ち、図16(A)～(D)に示したように、金属基板上に配線を形成した後、前記金属基板の中央部に半導体チップよりも大きい貫通孔42を形成するのである。

【0033】且つ、前記連結バー44には、図1～図2に示したストリップ状キャリアフレーム26上に前記ストリップ状基板45を結合させるとき、位置整合を行う

ため、一つ以上のアラインホール46が形成されている。このとき、前記ストリップ状基板45は、前記ストリップ状キャリアフレーム26との幅差が、少なくとも5mm以上になるように、小さく形成されている。

【0034】又、図7(B)は、複数の前記ストリップ状基板45をパネルフレーム48内にて上下左右方向に連結して形成したパネル状基板47を図示したものである。更に、前記パネル状基板47の縁部(パネルフレーム48)には、図1(B)に示したパネル状キャリアフレーム30を結合させるとき、位置整合を行うため、一つ以上のパネルアラインホール49が形成されている。

【0035】以下、本発明に係るキャリアフレーム26、30及び基板45、47を利用したBGA半導体パッケージ用部材及びBGA半導体パッケージの製造方法について、説明する。先ず、本発明に係るBGA半導体パッケージ用部材及びBGA半導体パッケージの製造方法の第1実施形態について、図8～図9を用いて説明する。

【0036】第1実施形態においては、図1(A)に示したストリップ状キャリアフレーム26に対し、図7(A)に示したストリップ状基板45を接合して、BGA半導体パッケージ用部材を製造し、該部材を用いて半導体パッケージを製造するようになっている。先ず、図8(A)に示したように、ストリップ状キャリアフレーム26を準備する。ストリップ状キャリアフレーム26の製造方法は、一般の半導体パッケージ製造工程で用いられる製造方法と同様である。

【0037】そして、図8(C)に示したように、前記ストリップ状キャリアフレーム26上に、図7(A)に示したストリップ状基板45を付着する。尚、図8(B)は図8(A)のXVIIb-XVIIb線縦断面図、図8(D)は図8(C)のXVIIc-XVIIc線縦断面図である。

【0038】具体的には、厚さが約20～150μmである接着シートを前記ストリップ状キャリアフレーム26のパドル21上に付着するか、又は、熱硬化/熱可塑性エポキシとしてのA-STAGE、又は、B-STAGE形状の液状接着剤を前記パドル21上面に塗布した後、ストリップ状基板45を前記キャリアフレーム26上に載置し、100～400℃の温度下で、熱圧搾/熱硬化させて接着し、BGA半導体パッケージ用部材を製造する。

【0039】前記ストリップ状キャリアフレーム26にストリップ状基板45を接着する工程は、前記ストリップ状基板45にA-STAGE、又は、B-STAGE形状の液状接着剤をシルクスクリーンを施して塗布した後、前記キャリアフレーム26のパドル21の上面に付着することもできる。又、前記パネル状基板47に前記液状接着剤を塗布した後、ストリップ状に切断して、ストリップ状キャリアフレーム26上に接着することもできる。

【0040】その後、BGA半導体パッケージ用部材を用いて、BGA半導体パッケージの製造を行う。即ち、

ストリップ状基板 4 5 が付着されたキャリアフレーム 2 6 をダイボンディング設備に移動させ、図 9 (A) に示したように、パドル 2 1 の上面中央部に接着剤 5 1 により半導体チップ 5 2 を接着するダイボンディング (Die bonding) を施し、図 9 (B) に示したように、半導体チップ 5 2 の上面に形成された複数のチップパッド (図示されず) と基板 4 5 に形成された配線 (多層回路; 図示されず) とを金属ワイヤ (導電体) 5 3 により連結するワイヤボンディング (Wire bonding) を施す。

【0041】次いで、図 9 (C) に示したように、前記基板 4 5 の上面所定部位に前記半導体チップ 5 2 を囲むように注射器を用いて粘度の高い液状の封止剤を用いて所定高さのダム 5 4 を形成するダムフォーミング (Dam forming) を施し、図 9 (D) に示したように、前記ダム 5 4 の内方側に半導体チップ 5 2 及び金属ワイヤ 5 3 を覆うように封止剤によりポッティングして (Pottin g)、封止部 (モールドイング部) 5 5 を形成する。

【0042】このようなダムフォーミング工程及びポッティング工程は、図 2 に示したように、樹脂注入孔 3 3 及び垂直ゲート 3 4 の形成されたキャリアフレーム 2 6 を用いて、トランスファーモールドイング (Transfer molding) (図示されず) 工程に代替することができる。次いで、図 9 (E) に示したように、基板 4 5 の上面に複数のソルダボール 5 6 を付着するソルダボールアタッチ (Solder ball attach) 工程を施し、該ソルダボール 5 6 を加熱して、融着させるリフロー (Reflow) 工程を施した後、このようなリフロー工程時に発生する不純物を除去するため、クリーニング (Cleaning) 工程を施す。

【0043】次いで、図 9 (F) に示したように、矢印に沿って、前記キャリアフレーム 2 6 のタイバー 2 4 と、前記基板 4 5 の連結バー 4 4 をそれぞれ切断するシングレーション (Singulation) 工程を施して、BGA 半導体パッケージの製造工程を終了する。そして、図 1 0 は、上述した本発明に係る BGA 半導体パッケージの製造工程の第 1 実施形態をフローチャートにより示している。

【0044】次に、本発明に係る BGA 半導体パッケージ用部材及び BGA 半導体パッケージの製造方法の第 2 実施形態について、説明する。第 2 実施形態においては、図 1 (B) に示したパネル状キャリアフレーム 3 0 に対し、図 7 (B) に示したパネル状基板 4 7 を接合して、BGA 半導体パッケージ用部材を製造し、該部材を用いて半導体パッケージを製造するようになっている。

【0045】そして、図 1 1 は、第 2 実施形態の BGA 半導体パッケージ用部材 (キャリアフレームと基板との接着状態) を示した概略縦断面図で、図示したように、図 1 (B) に示したようなパネル状キャリアフレーム 3 0 と図 7 (B) に示したようなパネル状基板 4 7 との間

に、前記パネル状基板 4 7 の形態に合わせ、ラウティング、又は、金属加工されたシートタイプの接着剤 (以下、接着シートと称す) 6 2 を挿入する。次いで、100~400℃の温度下で、熱圧搾/熱硬化させ、前記パネル状キャリアフレーム 3 0 とパネル状基板 4 7 とを接着する。

【0046】一方、前記接着シート 6 2 を用いる代わりに、A-STAGE、又は、B-STAGE 形状の液状接着剤をシルクスクリーンプリンティング又はディスペンシング工程を用いて前記パネル状キャリアフレーム 3 0 のパドル 2 1 上面に塗布した後、前記パネル状基板 4 7 を前記液状接着剤上に載置し、100~400℃の温度に熱圧搾/熱硬化させ、前記パネル状キャリアフレーム 3 0 とパネル状基板 4 7 とを接着することもできる。

【0047】このとき、前記キャリアフレーム 3 0 及び基板 4 7 に形成されたパネルアラインホール 3 2、4 9 に積層治具 6 1 を挿合して前記キャリアフレーム 3 0、接着シート 6 2 及び基板 4 7 を固定する。又は、前記キャリアフレーム 3 0 と前記基板 4 7 との間の接着シート 6 2 の間に、インタフェースコア 6 3 を形成する。該インタフェースコア 6 3 は、半導体チップを覆う位置にキャビティが形成され、該インタフェースコア 6 3 の上下面には、接着シート 6 2 が両面に形成されている。

【0048】且つ、前記インタフェースコア 6 3 は、メタル、BTレジン、FR4、FR5、ポリイミドなどを用いて形成することができる。この場合、前記インタフェースコア 6 3 を前記キャリアフレーム 3 0 と基板 4 7 との間に介し、前記キャリアフレーム 3 0 及び基板 4 7 に形成されたアラインホール 3 2、4 9 に積層治具 6 1 を挿合して固定する。

【0049】次いで、第 1 実施形態と同様にダイボンディング、ワイヤボンディング、ダムフォーミング、ポッティング、ソルダボールアタッチ、リフロー及びクリーニング工程をパネル単位に順次行う。その後、前記パネル状基板 4 7 の単位基板 4 3 の左右両端部の連結バー 4 4、及び、前記パネル状キャリアフレーム 3 0 の単位キャリアフレーム 2 5 の各タイバー 2 4 を、同時に切断するシングレーション工程を施して、BGA 半導体パッケージの製造工程を終了する。

【0050】そして、図 1 2 は、上述した本発明に係る BGA 半導体パッケージの製造工程の第 2 実施形態をフローチャートにより示している。

【0051】

【発明の効果】以上説明したように、本発明に係るキャリアフレーム及び基板を利用した BGA 半導体パッケージ用部材においては、通常の半導体パッケージのリードフレームの構造と類似しているため、通常の半導体パッケージの製造設備を用いて製造することができ、設備にかかる費用を低減して、生産原価を低減し得るという効果が得られる。



【0052】そして、本発明に係るBGA半導体パッケージ用部材を利用したBGA半導体パッケージの製造方法においては、ストリップ状基板又はパネル状基板を用いてパッケージング工程を行うようになっているため、全工程の自動化及び高速化を具現し、製造原価及び低減して生産性を向上し得るという効果が得られる。

【図面の簡単な説明】

【図1】 本発明に係るストリップ状キャリアフレームを示した平面図（A）及び本発明に係るパネル状キャリアフレームを示した平面図（B）

【図2】 本発明に係るキャリアフレームの変形例を示した平面図

【図3】 トランスファーモルディング工程を行うため、金型内に図2のキャリアフレームが装着された状態を示した縦断面図

【図4】 図1（A）のバドルの変形例を示した平面図（A）及びそのXb-Xb線縦断面図（B）

【図5】 図1（A）のバドルの他の変形例を示した平面図（A）及びそのXIb-XIb線縦断面図（B）

【図6】 図1（A）のバドルの更に他の変形例を示した平面図（A）及びそのXIIb-XIIb線縦断面図（B）

【図7】 本発明に係る基板（ストリップ状基板及びパネル状基板）を示した平面図

【図8】 本発明に係るBGA半導体パッケージ用部材の製造方法の第1実施形態を示した平面図及び縦断面図

【図9】 本発明に係るBGA半導体パッケージの製造方法の第1実施形態を示した工程縦断面図

【図10】 本発明に係るBGA半導体パッケージの製造工程の第1実施形態のフローチャート

【図11】 本発明に係るBGA半導体パッケージの製造工程の第2実施形態におけるキャリアフレームと基板との接着状態を示した概略縦断面図

【図12】 本発明に係るBGA半導体パッケージの製造工程の第2実施形態のフローチャート

【図13】 従来のBGA半導体パッケージ用基板の製造方法を示した工程縦断面図

【図14】 従来のBGA半導体パッケージ用基板の製

造工程のフローチャート

【図15】 従来のBGA半導体パッケージのアセンブリ作業時に用いるポートを示した平面図

【図16】 ポート上に基板を安着させた状態を示した平面図（A）及びその矢印方向の正面図（B）

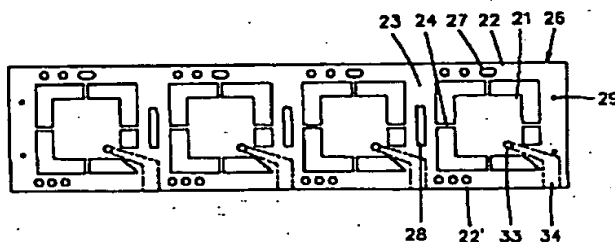
【図17】 従来のBGA半導体パッケージの製造方法を示した工程縦断面図

【図18】 従来のBGA半導体パッケージの製造工程のフローチャート

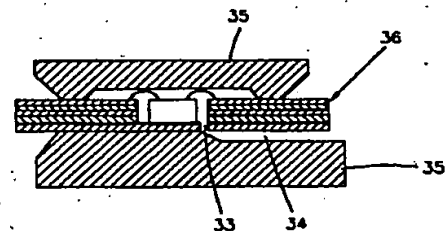
【符号の説明】

21：バドル	22, 22'：サイドレール
23：連結部	24：タイバー
25：単位キャリアフレーム	26：ストリップ状キャリアフレーム
27：認識ホール	28：切断孔
29：アラインホール	30：パネル状キャリアフレーム
31：パネルフレーム	32：パネルアラインホール
33：樹脂注入孔	34：垂直ゲート
35：金型	36：BGA半導体パッケージ
37、37'：凸凹部	38：冷却ピン
41：本体	42：貫通孔
43：単位基板	44：連結バー
45：ストリップ状基板	46：アラインホール
47：パネル状基板	48：パネルフレーム
49：パネルアラインホール	51：接着剤
52：半導体チップ	53：金属ワイヤ（導電体）
54：ダム	55：封止部（モルディング部）
56：溶ダボール	61：積層治具
62：接着シート	63：インタフェースコア

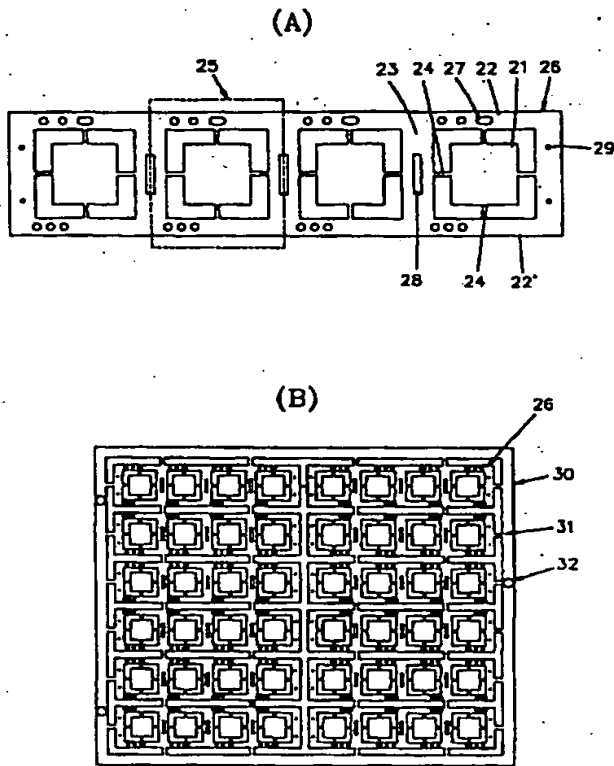
【図2】



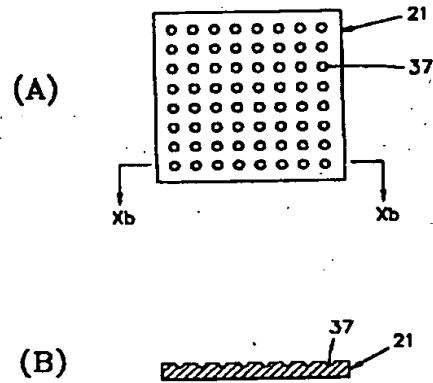
【図3】



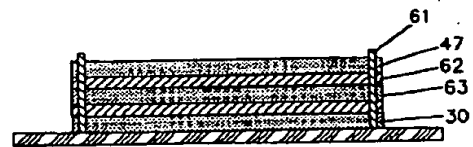
【図 1】



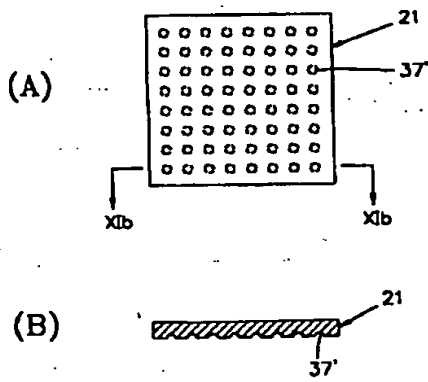
【図 4】



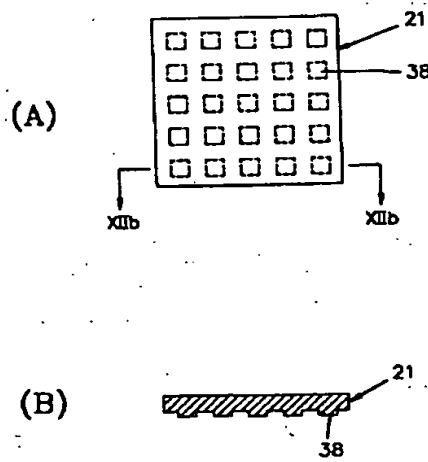
【図 11】



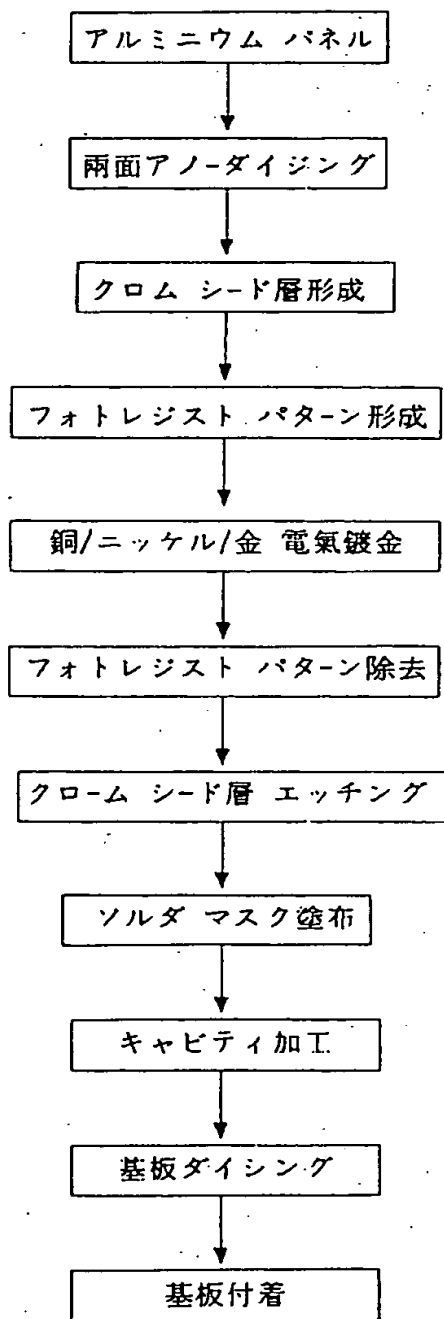
【図 5】



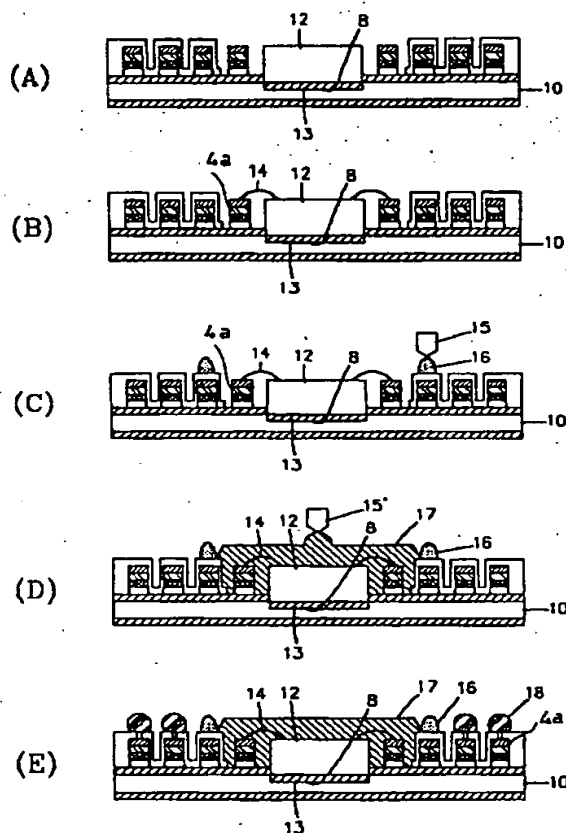
【図 6】



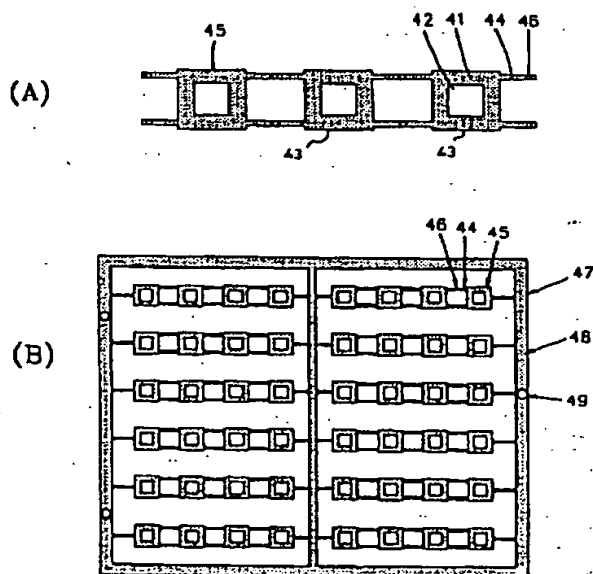
【図14】



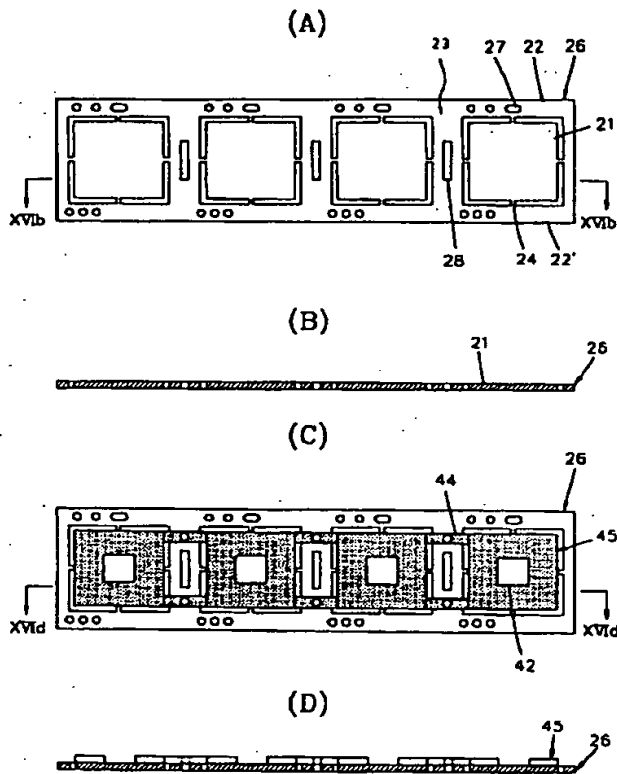
【図17】



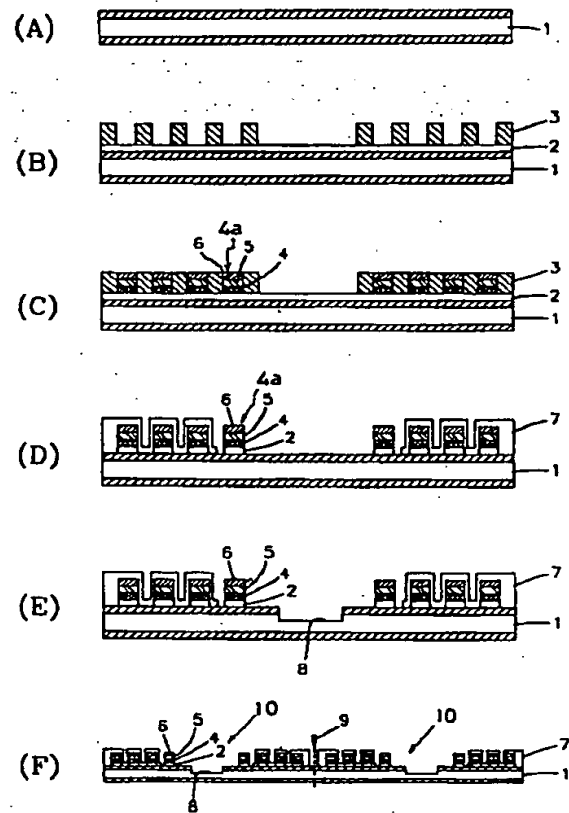
【図7】



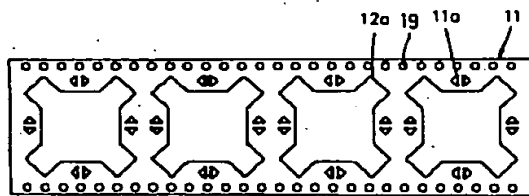
【图8】



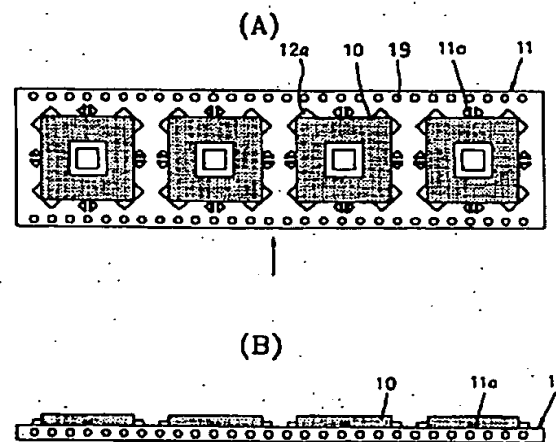
【图13】



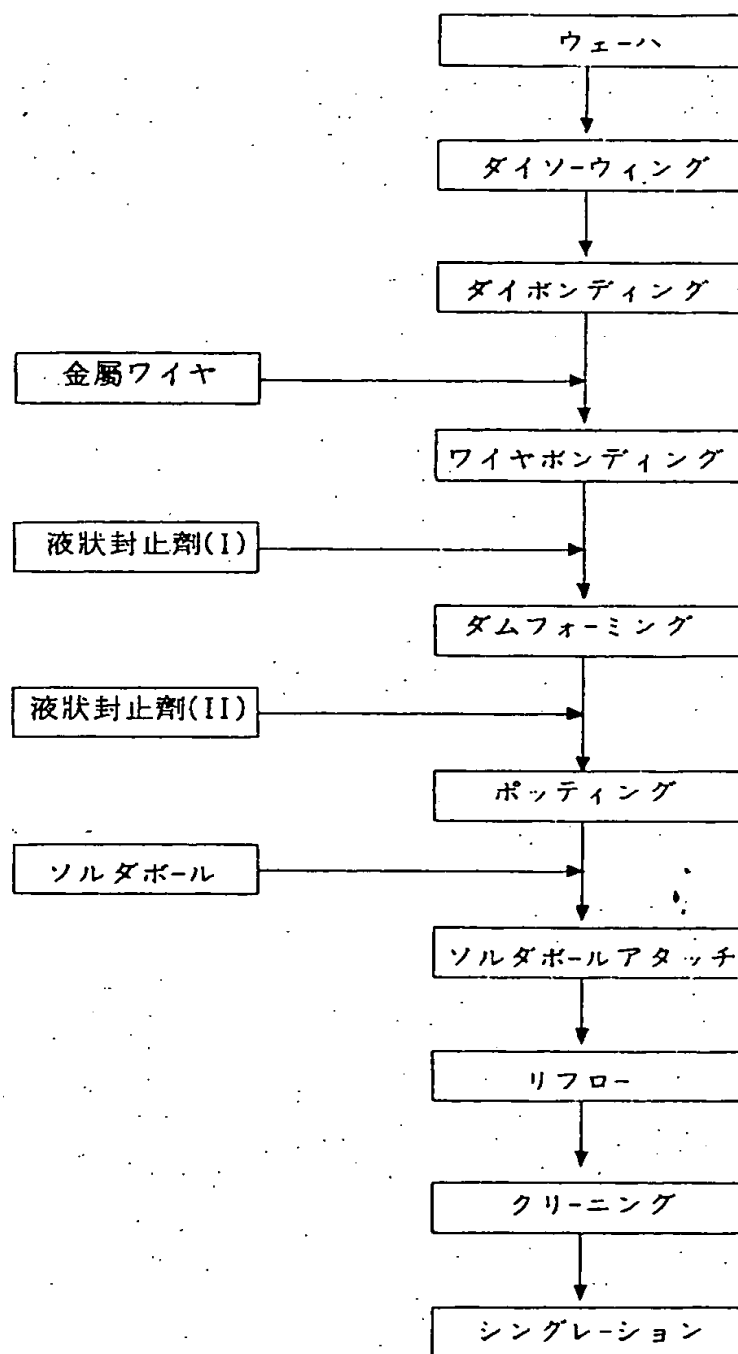
【图15】



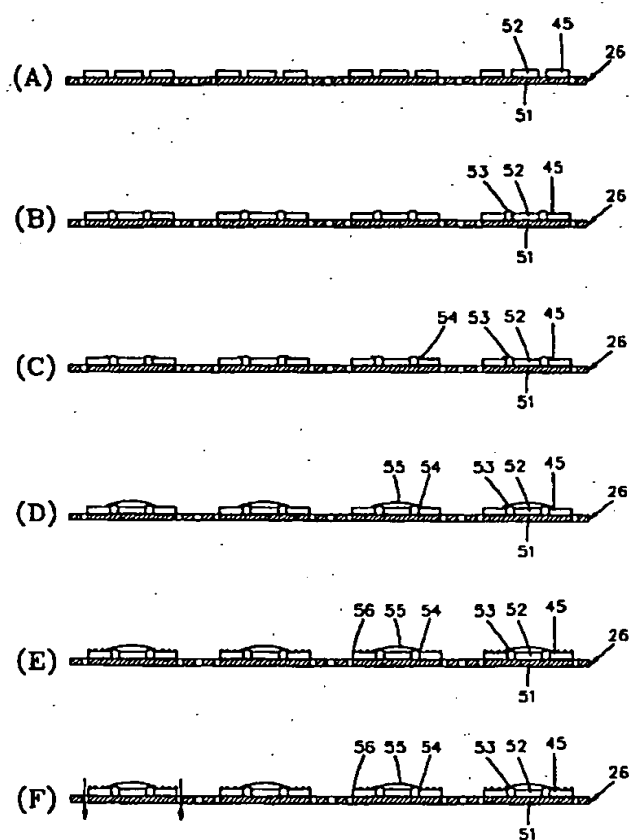
【图16】



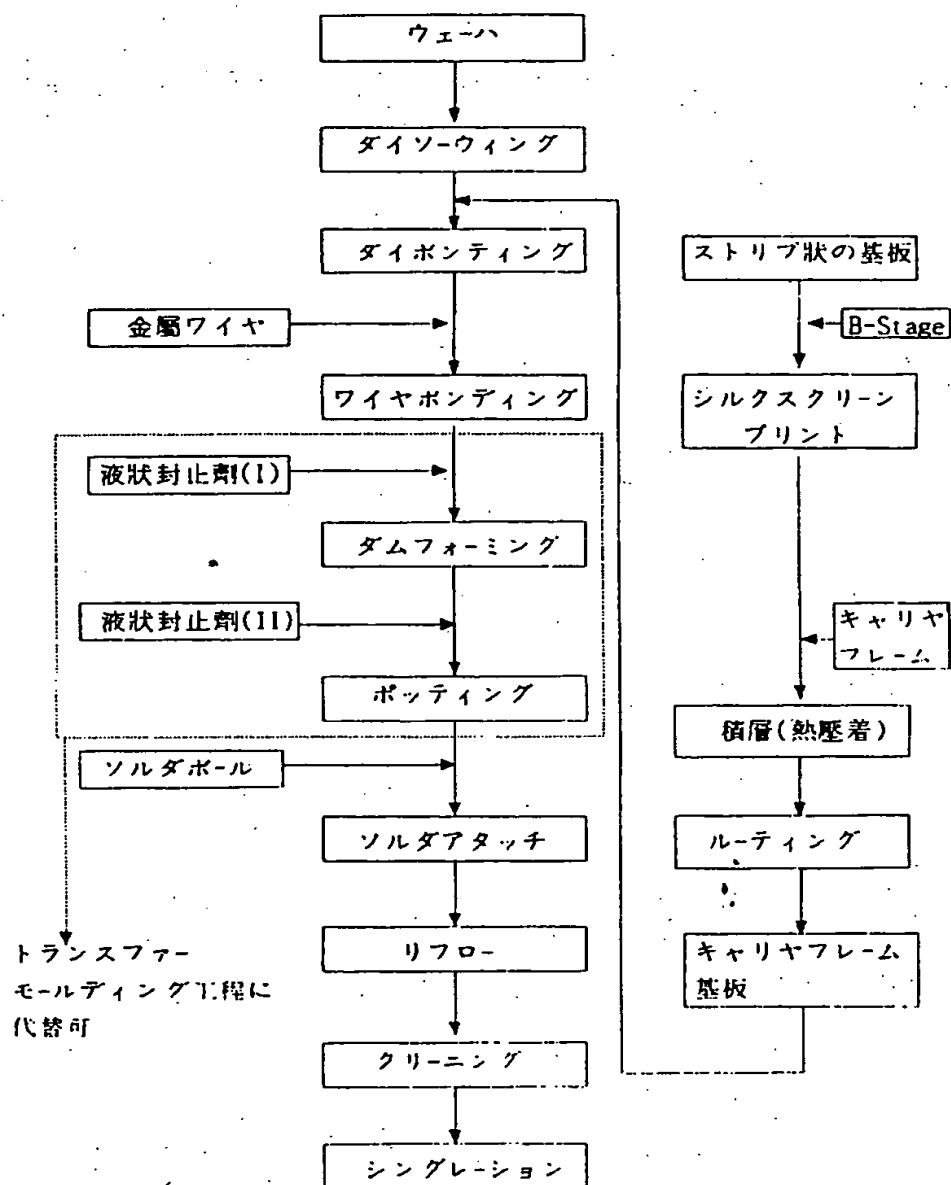
【図18】



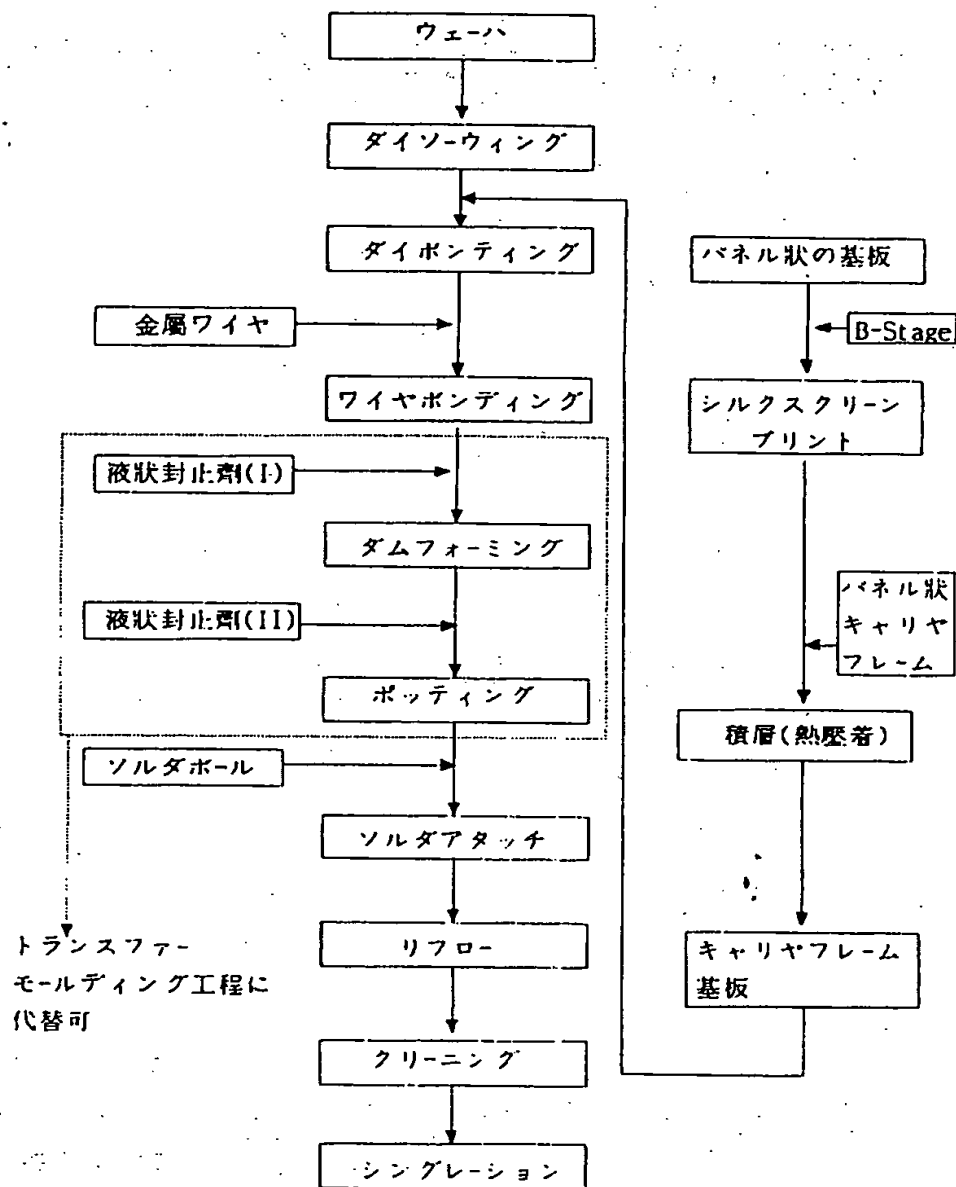
【图9】



【図10】



【図12】



フロントページの続き

(72)発明者 クワン スン チョイ  
大韓民国、ソウル、スンブクーク、サム  
スン 1ードン 2ーカ、423



(56)参考文献 特開 平9-22963(JP, A)

(58)調査した分野(Int.Cl.<sup>6</sup>, DB名)

H01L 23/12

H01L 21/50

H01L 21/52

H01L 23/50